# This Page Is Inserted by IFW Operations and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

# IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents will not correct images, please do not report the images to the Image Problems Mailbox.



#### **CONFÉDÉRATION SUISSE**

INSTITUT FÉDÈRAL DE LA PROPRIÉTÉ INTELLECTUELLE

689 217 

61) Int. Cl.<sup>6</sup>: H 01 L

H 05 K 003

Brevet d'invention délivré pour la Suisse et le Liechtenstein Traité sur les brevets, du 22 décembre 1978, entre la Suisse et le Liechtenstein

### 12 FASCICULE DU BREVET AS

21 Numéro de la demande:

73 Titulaire(s): Valtronic S.A., 1343 Les Charbonnières (CH)

22) Date de dépôt:

25.04.1995

24) Brevet délivré le:

15.12.1998

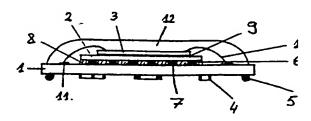
2 Inventeur(s):

Philippe Clot, Les Vielles-Maisons, 1343 Charbonnières (CH) Jean-François Zeberli, Grand Rue 44, 1347 Le Sentier (CH)

(45) Fascicule du brevet publiée le:

15.12.1998

- A Procédé de montage de puces électroniques.
- Le procédé de montage de deux puces électroniques (2, 3) superposées sur un support d'interconnexion (1), par exemple un circuit imprimé consiste à monter les deux puces dos à dos. La première puce (2) peut être connectée directement sur le circuit imprimé par l'intermédiaire de protubérances de contact prédéposées (6), alors que la deuxième puce (3) est connectée au support (1) de manière classique par fils conducteurs (10). La totalité de l'assemblage est finalement protégé par une goutte de résine (12).



10

20

25

35

45

50

#### Description

La présente invention concerne un procédé de montage de deux puces électroniques superposées sur un support d'interconnexion.

A l'heure où les instruments et appareils électroniques deviennent de plus en plus performants, même sous des volumes de plus en plus réduits, et utilisent des circuits intégrés de plus en plus complexes, il est évident que les techniques de montage de ces derniers doivent suivre une évolution parallèle. Ainsi, dans de nombreuses applications, comme les calculatrices de poche, les téléphones portables, etc., il devient difficile d'utiliser des circuits intégrés en bottier classique. Une solution connue consiste à reporter directement les puces nues sur le support d'interconnexion (circuit imprimé, circuit couche épaisse ou équivalent). Les connexions entre les puces et le circuit imprimé peuvent être assurées par fil fin (bonding) ou par thermocompression de protubérances conductrices (bumps) préalablement déposées sur les puces directement sur le support d'interconnexion (TAB, Flip Chip). Récemment, il est également apparu des techniques de montage puce sur puce qui permettent une miniaturisation encore plus grande, mais qui sont souvent délicates à mettre en œuvre.

La présente invention concerne un procédé particulièrement performant et fiable de montage de deux puces superposées sur un support d'interconnexion possédant des bornes de contact, chacune desdites puces comportant une face active munie de plages de contact et une face non active. Ce procédé est caractérisé par le fait qu'il consiste à fixer la face active de la première puce sur le support, puis à fixer la face non active de la deuxième puce sur la face non active de la première.

La fig. 1 représente à titre d'exemple un montage comportant deux puces assemblées selon le procédé faisant l'objet de l'invention.

Ce montage comporte un support d'interconnexion 1, par exemple un circuit imprimé multicouches. Dans cet exemple, les puces de circuits intégrés 2 et 3 sont montées sur la face supérieure du circuit imprimé 1. D'autres composants 4, par exemple des composants de type CMS, peuvent être montés sur l'une ou l'autre face du support 1. Celui-ci peut également comporter des moyens d'interconnexion permettant de le monter sur une carte mère, par exemple des protubérances (bumps) en étain 5 permettant son soudage par reflow.

La première puce de circuit intégré 2 comporte des protubérances en or 6 formées sur ses plages de contact (pads), comme cela se pratique dans la technique de TAB. Ces protubérances viennent en regard de bornes de contact correspondantes 7 du circuit imprimé 1. La puce 2 est donc montée de telle façon que sa face active soit tournée du côté du circuit imprimé 1.

Ce montage s'effectue de la manière suivante.

1. Une couche de colle anisotropique 8 est déposée à la surface du circuit imprimé 1. Cette couche peut être déposée par sérigraphie de manière à épargner les bornes de contact 7.

2. La puce 2 est ensuite déposée de telle manière que les protubérances 6 viennent en regard des bornes de contact 7. La connexion peut être assurée par thermocom pression ou toute autre méthode connue.

3. La rigidité mécanique de l'ensemble est assurée par séchage de la couche de colle 8.

Avec cette manière de faire, la face non active de la puce 2 est donc tournée vers l'extérieur. Il est ainsi possible d'utiliser cette surface pour fixer la deuxième puce 3. Il suffit de déposer une couche de colle 9 sur cette surface, puis d'y déposer la puce 3, sa face active tournée vers l'extérieur. La puce 3 peut alors être connectée par bonding ultrasonique avec des fils minces 10 reliant ses plages de contact à des zones métallisées correspondantes 11 du circuit imprimé 1. Le tout peut être finalement recouvert d'une résine de protection 12, de type époxy noire, offrant les caractéristiques de dureté et d'opacité nécessaires à ce genre de sous-ensemble électronique.

Ce procédé de montage puce sur puce comportant trois couches, soit une couche «circuit imprimé – zone active de la première puce» permettant l'interconnexion entre ces deux éléments, une couche neutre où les deux puces sont collées dos à dos, et une troisième couche représentée par la zone active de la deuxième puce permettant la connexion de cette demière au circuit imprimé par bonding, présente de nombreux avantages par rapport aux procédés connus.

 a. Il est possible de monter, connecter, tester et protéger complètement la première puce avant de monter la deuxième.

b. De ce fait, lorsqu'on monte la deuxième puce au dos de la première, la surface active de cette demière est entièrement cachée et ne peut donc pas être détériorée par une fausse manœuvre. On peut même, dans certains cas, décoller la deuxième puce et la remplacer si nécessaire.

c. La surface de la deuxième puce peut être égale à la surface de la première puce.

Le procédé selon l'invention permet donc une miniaturisation extrême tout en garantissant une fiabilité maximum.

#### Revendications

1. Procédé de montage de deux puces électroniques (2, 3) superposées sur un support d'interconnexion (1) possédant des bornes de contact (7), chacune desdites puces comportant une face active munie de plages de contact et une face non active, caractérisé par le fait qu'il consiste à fixer la face active de la première puce (2) sur ledit support, puis à fixer la face non active de la deuxième puce (3) sur la face non active de la première.

2. Procédé de montage selon la revendication 1, caractérisé par le fait que la première puce (2) est préalablement dotée de protubérances conductrices

65

(6) agencées de manière à assurer la connexion électrique entre les plages de contact de ladite puce et les bornes de contact (7) dudit support d'interconnexion.

3. Procédé de montage selon la revendication 2, caractérisé par le fait que lesdites protubérances

conductrices (6) sont en or.

4. Procédé de montage selon l'une des revendications 2 et 3, caractérisé par le fait que la connexion entre les protubérances conductrices (6) de la première puce (2) et les bornes de contact (7) du support d'interconnexion (1) est obtenue par thermocompression.

5. Procédé de montage selon l'une des revendications précédentes, caractérisé par le fait que la fixation de la première puce (2) sur le support d'interconnexion (1) est obtenue par dépôt d'une cou-

che de colle anisotropique (8).

6. Procédé de montage selon l'une des revendications précédentes, caractérisé par le fait que les deux puces sont fixées dos à dos au moyen d'une

couche de colle (9).

7. Procédé de montage selon l'une des revendications précédentes, caractérisé par le fait que les connexions entre les plages de contact de la deuxième puce (3) et des zones métallisées correspondantes (11) du support d'interconnexion sont assurées par des fils conducteurs (10).

8. Procédé de montage selon l'une des revendications précédentes, caractérisé par le fait qu'une goutte de résine de protection (12) est finalement

appliquée sur l'assemblage réalisé.

.

10

15

20

25

30

35

40

45

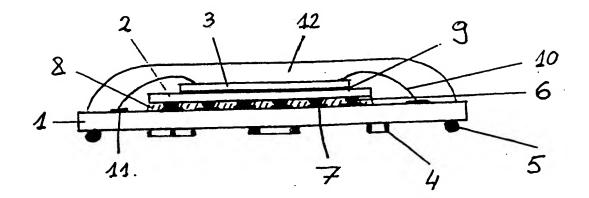
50

55

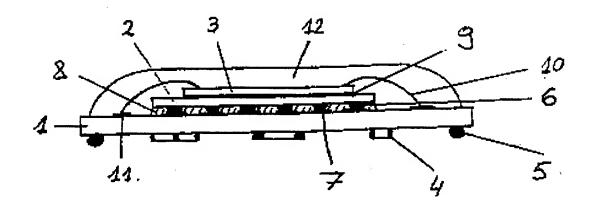
60

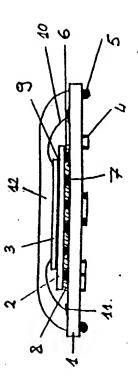
65

# Figure 1



# Figure 1





BNSDOCID: <CH 689217PAFP >

V CAN CONT.